



DEUTSCHES
PATENTAMT

⑳ Aktenzeichen:
㉔ Anmeldetag:
㉕ Offenlegungstag:

P 31 14 433.0
9. 4. 81
11. 11. 82

㉚ Anmelder:
Siemens AG, 1000 Berlin und 8000 München, DE

㉚ Erfinder:
Wittenzellner, Ernst, Dipl.-Ing., 8000 München, DE

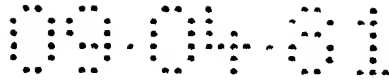
DE 31 14 433 A 1

⑤④ Integrierbare Halbleiterschaltung zur Ansteuerung von Triacs

Bei üblichen Schaltungen dieser Art ist der Steuereingang über einen Nullspannungsschalter an einen Komparator gelegt, der seinerseits zur Steuerung eines mit der Zündelektrode des Triacs verbundenen Ausgangstransistors vorgesehen ist. Gemäß der Erfindung ist nun zwischen dem Nullspannungsschalter und dem Ausgangstransistor eine Kombination aus einem – drei Eingänge und zwei Ausgänge aufweisenden – digitalen Bestandteil und einem – zwei Komparatoren sowie einen weiteren Transistor aufweisenden – analogen Bestandteil vorgesehen. Dabei ist ein erster Signaleingang des digitalen Schaltungsteils durch den Nullspannungsschalter gesteuert und ein zweiter Signalausgang dieses Schaltungsteils zur Steuerung des Ausgangstransistors vorgesehen. Der Transistor des analogen Schaltungsteils wird durch den ersten Ausgang des digitalen Schaltungsteils gesteuert. Der Ausgang dieses Transistors ist zusammen mit einer Konstantstromquelle mit dem einen Eingang jedes der beiden Komparatoren im analogen Schaltungsteil verbunden, während der andere Eingang der Komparatoren durch eine Referenzspannung beaufschlagt ist. Der zweite und der dritte Signaleingang des digitalen Schaltungsteils ist durch je einen der beiden Komparatoren gesteuert. Schließlich ist der digitale Schaltungsteil so beschaffen, daß bei Anwesenheit eines L-Signals an den drei Eingängen sein erster Signalausgang den Pegel "L", sein zweiter Signalausgang den Pegel "H" führt, während bei gleichzeitiger Anwesenheit des Pegels "H" an seinen drei Signaleingängen der erste Signalausgang den Pegel "L" und der zweite den Pegel "H" führt. Der Vorteil

dieser Schaltung ist ein Minimum an externen Anschlüssen und ein großer Anwendungsbereich. (31 14 433)

DE 31 14 433 A 1



3114433

- 14 -

VPA 81 P 1055 DE

Patentansprüche

- (1. Integrierbare Halbleiterschaltung zur Ansteuerung von Triacs, deren Steuereingang über einen Nullspannungsschalter zu einem einen Komparator enthaltenden Schaltungsteil führt, der seinerseits zur Steuerung des durch einen mit der Zündelektrode des Triacs verbundenen Ausgangstransistors führt, d a d u r c h g e k e n n - z e i c h n e t , daß der zwischen dem Nullspannungsschalter (NS) und dem Ausgangstransistor (AT) liegende Schaltungsteil aus einem drei Signaleingänge (1, 2, 3) und zwei Signalausgänge (4, 5) aufweisenden digitalen Bestandteil (DS) und einem zwei Komparatoren (K1, K2) sowie einen weiteren Transistor (T1) aufweisenden analogen Bestandteil (AS) gebildet ist, daß dabei ein erster Signaleingang (1) des digitalen Schaltungsteils (DS) durch den Nullspannungsschalter (NS) gesteuert und ein zweiter Signalausgang (5) des digitalen Schaltungsteils (DS) zur Steuerung des Ausgangstransistors (AT) vorgesehen ist, daß ferner der Transistor (T1) des analogen Schaltungsteils durch den ersten Ausgang (4) des digitalen Schaltungsteils (DS) gesteuert ist, während der Ausgang dieses Transistors (T1) - insbesondere unter Vermittlung eines Widerstands (R) - zusammen mit einer Konstantstromquelle (J1) mit dem einen Eingang (+) jedes der beiden - am anderen Eingang (-) durch je eine Referenzspannung (U1, U3) beaufschlagten - Komparatoren (K1, K2) des analogen Schaltungsteils (AS) verbunden ist, daß außerdem der zweite und dritte Signaleingang (2 bzw. 3) des digitalen Schaltungsteils (DS) durch je einen der beiden Komparatoren (K1, K2) des analogen Schaltungsteils (AS) gesteuert ist, und daß schließlich der digitale Schaltungsteil (DS) derart ausgebildet ist, daß bei Anwesenheit eines L-Signals an sämtlichen Eingängen (1, 2, 3) des digitalen Schaltungsteils (DS) des-

sen erster Signalausgang⁽⁴⁾ den Pegel "L" und dessen zweiter Signalausgang (5) den Pegel "H" führt, sowie daß bei gleichzeitiger Anwesenheit des Pegels "H" an den drei Signaleingängen (1, 2, 3) der erste Signalausgang
5 (4) den Pegel "L" und der zweite Signalausgang (5) den Pegel "H" führt.

2. Halbleiterschaltung nach Anspruch 1, d a d u r c h
g e k e n n z e i c h n e t , daß der digitale Schaltungsteil (DS) derart ausgelegt ist, daß die logischen
10 Zustände an den Ein- und Ausgängen derselben sich entsprechend der Tabelle (T) verhalten.

3. Halbleiterschaltung nach Anspruch 2, d a d u r c h
15 g e k e n n z e i c h n e t , daß der erste Signaleingang (1) des digitalen Schaltungsteils (DS) mit dem einen Eingang eines AND-Gatters (G3) sowie mit dem einen Eingang eines ersten NOR-Gatters (G2) verbunden ist, daß der andere Eingang des ersten NOR-Gatters (G2) sowie der
20 Reseteingang (R) eines statischen Flip-Flops, insbesondere RS-Flip-Flops (FF), durch den Ausgang des ersten Komparators (K1) sowie der andere Eingang des AND-Gatters (G3) durch den Ausgang des zweiten Komparators (K2) im analogen Schaltungsteil (AS) gesteuert ist, daß ferner
25 der Setzeingang (S) des Flip-Flops (FF) an den Ausgang des ersten NOR-Gatters (G2) und der informationsführende Ausgang (Q) dieses Flip-Flops (FF) sowohl an den einen Eingang eines OR-Gatters (G4) als auch an den einen Eingang eines zweiten NOR-Gatters (G5) gelegt ist,
30 daß außerdem der Ausgang des AND-Gatter (G3) im digitalen Schaltungsteil (DS) steuernden Komparators (K2) auch zur Steuerung des anderen Eingangs des zweiten NOR-Gatters (G5) sowie der Ausgang des AND-Gatters (G3) zur Steuerung eines zweiten Eingangs des OR-Gatters (G4)
35 vorgesehen ist und daß schließlich der Ausgang (5) die-



3114433

3

- 16 - VPA 81 P 1055 DE

ses OR-Gatters (G4) zur Steuerung des Ausgangstransistors (AT) und der Ausgang (4) des zweiten NOR-Gatters (G4) zur Steuerung des Transistors (T1) im analogen Schaltungsteil (AS) vorgesehen ist.

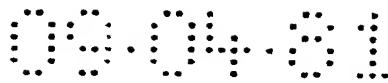
5

4. Halbleiterschaltung nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß die Beaufschlagung des ersten Signaleingangs (1) des digitalen Schaltungsteils (DS) unter Vermittlung eines weiteren AND-Gatters G1 erfolgt, das durch ein über einen weiteren Steuereingang (E) zugeführtes Signal sowie durch den Ausgang des Nullspannungsschalters (NS) gesteuert ist.

15 5. Halbleiterschaltung nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, daß sowohl der Ausgangstransistor (AT) als auch der Transistor (T1) im analogen Schaltungsteil (AS) als Bipolartransistoren, insbesondere vom npn-Typ, ausgebildet und
20 mit ihrem Basisanschluß an den den betreffenden Transistor steuernden Ausgang (5 bzw. 4) des digitalen Schaltungsteils (DS) gelegt sind.

25 6. Halbleiterschaltung nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, daß die durch den Transistor (T1) im analogen Schaltungsteil (AS) gesteuerten Informationseingänge (+) der beiden Komparatoren (K1, K2) gemeinsam an einen zusätzlichen Steuereingang (S2) für den analogen Schaltungsteil (AS)
30 gelegt sind, der entweder an das Bezugspotential oder über einen Kondensator an das andere Betriebspotential (U) der Schaltung gelegt ist.

35 7. Halbleiterschaltung nach einem der Ansprüche 1 bis 6, dadurch gekennzeichnet, daß die die stromführenden Elektroden des Triacs beaufschlagende



3114433

4

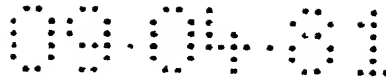
- 17 - VPA 81 P 1055-DE

Spannung, insbesondere Wechselspannung (UW), unter Verwendung eines Vorwiderstands (RL) an den Triac angeschlossen ist und daß außerdem in der Verbindung zwischen der Zündelektrode des Triacs (Tr) und dem Kollektor des Ausgangstransistors (AT) ein weiterer Widerstand (RG) vorgesehen ist.

8. Halbleiterschaltung nach einem der Ansprüche 1 bis 7, dadurch gekennzeichnet, daß der
10 Steuereingang (S1) des Nullspannungsschalters (NS) über einen Widerstand (RV) an die eine Klemme für die den Triac (Tr) beaufschlagende Spannung (UW) angeschlossen ist.

15 9. Halbleiterschaltung nach einem der Ansprüche 1 bis 7, dadurch gekennzeichnet, daß der Steuereingang (S2) für den analogen Schaltungsteil (AS) über einen Kondensator (C) an das erste Betriebspotential (U) und der Kollektor (A) des Ausgangstransistors
20 über einen Widerstand (RG) an die Zündelektrode des Triacs (Tr) gelegt ist, daß außerdem der Steuereingang (S1) des Nullspannungsschalters über einen Vorwiderstand (RV) mit dem einen stromführenden Anschluß des Triacs (Tr) als auch über einen Widerstand (RL) mit der einen
25 Klemme für die Versorgungswechselspannung (UW) verbunden ist, während die andere Klemme der Versorgungswechselspannung an den anderen stromführenden Anschluß des Triacs (Tr) gelegt ist.

30 10. Halbleiterschaltung nach einem der Ansprüche 1 bis 7, dadurch gekennzeichnet, daß der Steuereingang (S1) des Nullspannungsschalters (NS) an das Bezugspotential, also Masse, gelegt ist.



3114433

5

SIEMENS AKTIENGESELLSCHAFT
Berlin und München

Unser Zeichen
VPA 81 P 1055 DE

5 Integrierbare Halbleiterschaltung zur Ansteuerung von Triacs

Die Erfindung betrifft eine integrierbare Halbleiterschaltung zur Ansteuerung von Triacs, bei der der z. B.
10 durch ein Wechselspannungssignal zu beaufschlagende Steuereingang über einen Nullspannungsschalter zu einem einen Komparator enthaltenden Schaltungsteil führt, der seinerseits zur Steuerung des durch einen mit der Zündelektrode des Triacs verbundenen Ausgangstransistors
15 dient.

Eine Halbleiterschaltung dieser Art ist in "Valvobrief, Elemente und Bausteine für die Elektronik" vom
1. Februar 1973 in Gestalt einer monolithisch integrier-
20 ten Schaltung zum Betrieb von Thyristoren und Triacs beschrieben, von dieser die Definition der zu beschreibenden Erfindung ausgeht.

In sachlicher Beziehung ist im Hinblick auf solche Steuerungsschaltungen folgendes festzustellen:
25

Sollen Wechselstromverbraucher über einen Triac ein- und ausgeschaltet werden, so muß der Triac jeweils im Strom-Nulldurchgang erneut gezündet werden, solange der "Ein"-
30 Zustand erhalten bleiben soll. Sobald diese Zündimpulse ausbleiben, schaltet bekanntlich der Triac beim nächsten Strom-Nulldurchgang ab. Die Erzeugung der erforderlichen Zündimpulse erfolgt im allgemeinen mittels eines sogenannten Nullspannungsschalters. Dieser besitzt zwei
35 Schaltschwellen, und zwar eine, die knapp über 0 Volt

- Nun ist aber in der Praxis die bekannte Tatsache zu berücksichtigen, daß im Interesse der Kosteneinsparung man danach trachtet, mit einem Minimum an äußeren Anschlüssen der Schaltung auszukommen, falls diese in monolithisch integrierter Halbleitertechnik realisiert werden soll. Diese Aufgabe soll nun bei einer Schaltung zur Ansteuerung von Triacs gelöst werden, denn bei den bekannten Ansteuerschaltungen benötigt man - abgesehen von den durch je eines der beiden die Versorgungsspannung bildenden Potentiale - wenigstens drei Steuereingänge (z. B. TEA 1007 von Telefunken oder U 111 B von Telefunken-Datenbuch 1979/80, "Integrierte Schaltungen", Telefunken, Seiten 309 ff. und 353 ff.)
- 15 Außerdem soll die von der Erfindung vorgeschlagene Ausgestaltung für eine Schaltung zur Steuerung eines Triacs für die Durchführung der drei genannten Betriebsarten geeignet sein.
- 20 Hierzu wird erfindungsgemäß eine integrierbare Halbleiterschaltung zur Ansteuerung eines Triacs derart ausgestaltet, daß der zwischen dem Nullspannungsschalter und dem Ausgangstransistor liegende Schaltungsteil aus einem drei Signaleingänge und zwei Signalausgänge aufweisenden digitalen Bestandteil und einem zwei Komparatoren sowie
- 25 einen weiteren Transistor aufweisenden analogen Bestandteil gebildet ist, daß dabei ein erster Signaleingang des digitalen Schaltungsteils durch den Nullspannungsschalter gesteuert und ein zweiter Signalausgang des digitalen Schaltungsteils zur Steuerung des Ausgangstransistors vorgesehen ist, daß ferner der Transistor des analogen Schaltungsteils durch den ersten Ausgang des digitalen Schaltungsteils gesteuert ist, während der
- 30 Ausgang dieses Transistors - insbesondere unter Vermittlung eines Widerstands - zusammen mit einer Konstantstromquelle mit dem einen Eingang jedes der beiden - am
- 35

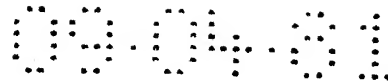
anderen Eingang durch je eine Referenzspannung beaufschlagten - Komparatoren des analogen Schaltungsteils verbunden ist, daß außerdem der zweite und der dritte Signaleingang des digitalen Schaltungsteils durch je einen der beiden Komparatoren des analogen Schaltungsteils gesteuert ist, und daß schließlich der digitale Schaltungsteil derart ausgebildet ist, daß bei Anwesenheit eines L-Signals an sämtlichen Eingängen des digitalen Schaltungsteils dessen erster Signalausgang den Pegel "L" und dessen zweiter Signalausgang den Pegel "H" führt, sowie daß bei gleichzeitiger Anwesenheit des Pegels "H" an den drei Signaleingängen der erste Signalausgang den Pegel "L" und der zweite Signalausgang den Pegel "H" führt.

Insbesondere ist der digitale Schaltungsteil bei einer Anlage gemäß der Erfindung derart ausgestaltet, daß sich das aus der folgenden Tabelle ersichtliche digitale Verhalten ergibt.

Tabelle T

Zustand	Eingänge			Ausgänge	
	1	2	3	4	5
1	L	L	L	L	H
2	L	H	L	B	B
3	L	L	H	B	B
4	L	H	H	L	L
5	H	L	L	V	V
6	H	H	L	H	L
7	H	L	H	B	B
8	H	H	H	L	H

wobei L = Pegel logisch "0" \approx U
H = Pegel logisch "1" \approx Masse



3114433

9

- 5 -

VPA

81 P 1055 DE

V = vorheriger Zustand bleibt erhalten

B = beliebiger Zustand erlaubt.

Ein Schaltbild einer Anlage gemäß der obigen Definition
5 der Erfindung ist in Fig. 1 und eine Ausgestaltung des
digitalen Schaltungsteils in Fig. 2 dargestellt. Fig. 3
zeigt ein Beispiel für die Schaltung des Nullspannungs-
schalters, die an sich dem Stande der Technik angehört,
während aus Fig. 4, 5 und 6 die Anschaltung der in Fig.
10 1 bzw. Fig. 2 dargestellten Anlage gemäß der Erfindung
für die verschiedenen oben angegebenen Betriebsweisen
zeigen.

Bei der in Fig. 1 dargestellten allgemeinen Ausführung
15 einer erfindungsgemäßen Schaltung ist der Steuereingang
S1 (zusammen mit der Anschlußklemme für das Bezugspoten-
tial, also Masse) durch die zur Schaltung des Triacs Tr
gemäß Fig. 4, 5 und 6 vorgesehene Wechselspannung UW ge-
steuert. Dieser Steuereingang S1 bildet zugleich den
20 Signaleingang für den Nullspannungsschalter NS. Dessen
Ausgang⁶ kann unmittelbar zur Steuerung des ersten Sig-
naleingangs 1 des digitalen Schaltungsteils DS, der ge-
mäß der Definition der Erfindung vorzusehen ist, verwen-
det werden. Bevorzugt wird man jedoch ein AND-Gatter G1
25 mit zwei Signaleingängen zwischenschalten, wobei der
zweite Eingang E durch ein extern zugeführtes und auf
das Bezugspotential bezogenes Signal geschaltet und beim
Vorliegen einer "1" am Eingang E das AND-Gatter G1 für
die Signale vom Nullspannungsschalter NS durchlässig
30 wird.

Der digitale Schaltungsteil DS hat, wie bereits oben an-
gegeben, drei Signaleingänge 1 bzw. 2 bzw. 3 sowie zwei
Signalausgänge 4 bzw. 5. Der Eingang 2 bzw. der Eingang
35 3 ist mit dem Ausgang je eines der beiden Komparato-

ren K1 bzw. K2 verbunden. Beide Komparatoren sind bezüglich ihrer internen Schaltung identisch und bestehen vorzugsweise aus zwei emittergekoppelten Differenzverstärkern in üblicher Bau- und Schaltungsart und sind

5 z. B. unter Verwendung von npn-Transistoren aufgebaut. Die Signaleingänge "+" der beiden Komparatoren K1 und K2 werden über einen Widerstand R durch den Kollektor eines npn-Transistors T1 beaufschlagt, dessen Basis an dem einen Signalausgang 4 des digitalen Schaltungsteils DS

10 liegt, während der andere Signalausgang 5 des digitalen Schaltungsteils DS mit der Basis des - ebenfalls als npn-Transistor ausgebildeten Ausgangstransistors AT liegt. Der Emitter der beiden genannten Transistoren AT und T1 ist über eine gemeinsame, die Spannung U liefernde Gleichspannungsquelle mit dem Bezugspotential, also

15 mit Masse, verbunden. Der Kollektor des Ausgangstransistors AT bildet den an die Zündelektrode des zu steuernden Triacs Tr - vorzugsweise unter Zwischenschaltung eines Widerstands RG - zu legenden Ausgang der erfindungsgemäßen Schaltung. Ferner sind die beiden Signaleingänge "+" der beiden Komparatoren K1 und K2 einer-

20 seits an einen Anschluß S2 gelegt, der - wie aus den Fig. 4 bis 6 ersichtlich ist - bei der Einstellung der Betriebsweise der Schaltung von Bedeutung ist. Außerdem

25 ist der Kollektor bzw. der Kollektorwiderstand R des Transistors T1 über eine Konstantstromquelle J1 an ein Versorgungspotential U2 gelegt, das sich zwischen den beiden Referenzpotentialen U1 und U3 befindet, die zur Beaufschlagung der Referenzeingänge "-" je eines der

30 beiden Komparatoren K1 bzw. K2 vorgesehen sind. Eine vorteilhafte Erzeugungsweise für die die soeben genannten und auf Masse zu beziehenden Potentiale U1, U2 und U3 ist aus Fig. 3 ersichtlich.

35 Die Digitalschaltung DS soll sich nun entsprechend der Lehre der Erfindung verhalten, wobei bevorzugt die oben

11

- 7 -

VPA 81 P 1055 DE

angegebene Tabelle^T bezüglich des Verhaltens der Signaleingänge 1, 2 und 3 sowie der Signalausgänge 4 und 5 zu beachten ist. Eine das Verlangte leistende Ausbildung wird anhand der Fig. 3 vorgestellt.

5

Bei dieser bevorzugten Ausbildung des digitalen Schaltungsteils DS ist dessen erster und durch den Nullspannungsschalter NS zu steuernder Signaleingang 1 durch den einen Eingang eines NOR-Gatters G2 und durch den einen
10 Eingang eines AND-Gatters G3 gebildet. Beide Gatter G2 und G3 haben jeweils zwei Signaleingänge, wobei der zweite Eingang des NOR-Gatters G2 am Ausgang des einen Komparators K1 im analogen Schaltungsteil AS und der
15 Komparators K2 dieses Schaltungsteils AS liegt. Der Signalausgang des NOR-Gatters G2 dient zur Steuerung des Setzeingangs S einer z. B. als RS-Flip-Flop ausgebildeten bistabilen Kippstufe FF, deren Reseteingang R durch den zugleich zur Steuerung des erstgenannten NOR-
20 Gatters G2 dienenden Komparator K1 im Schaltungsteil AS gesteuert wird.

Ein zweites NOR-Gatter G5 steuert mit seinem Ausgang 4 die Basis des bereits genannten und seinerseits zur
25 Steuerung der Signaleingänge "+" der beiden Komparatoren K1 und K2 im analogen Schaltungsteil AS dienenden npn-Transistors T1 und ist an seinem einen Eingang durch den anderen (d. h. nicht für die Steuerung des erstgenannten NOR-Gatters G2 vorgesehenen) Komparator K2 des analogen
30 Schaltungsteils AS gesteuert, während sein zweiter Eingang am Signalausgang^Q des genannten Flip-Flops FF liegt.

Das ebenfalls bereits genannte und mit seinem einen Eingang an dem durch den Nullspannungsschalter NS zu steuernden ersten Eingang 1 des digitalen Schaltungsteils
35 DS liegende AND-Gatter G3 ist an seinem anderen Signal-

eingang gemeinsam mit dem zweiten NOR-Gatter G5 durch
den Ausgang des zweiten Komparators K2 des analogen
Schaltungsteils gesteuert und liegt mit seinem Ausgang
an dem einen Signaleingang eines OR-Gatters G4, dessen
5 anderer Eingang durch den Signalausgang des das zweite
NOR-Gatter G5 in bereits geschilderter Weise steuernden
Informationsausgang Q des genannten RS-Flip-Flops FF un-
mittelbar beaufschlagt ist und dessen Signalausgang den
Signalausgang 5 bildet, der zur Steuerung der Basis des
10 bereits genannten npn-Ausgangstransistors AT der erfin-
dungsgemäßen Steuerschaltung bildet.

Für die Erzeugung der Referenzpotentiale ist, wie aus
Fig. 3 ersichtlich, ein aus vier Widerständen R1, R2,
15 R3 und R4 gebildeter Spannungsteiler vorgesehen, dessen
mittlerer Abgriff das Potential U2 zur Beaufschlagung
der Konstantstromquelle J1 liefert, während die beiden
äußeren Teilerpunkte in der aus Fig. 3 ersichtlichen
Weise zwecks Lieferung der Referenzspannungen U1 und U3
20 an den Referenzeingang der beiden Komparatoren K1 und
K2 geschaltet sind.

Der Nullspannungsschalter NS ist z. B. in der aus Fig. 3
ersichtlichen Weise realisierbar. Bei dieser Ausgestal-
25 tung liegt der Steuereingang S1 des Nullspannungsschal-
ters NS am Emitter eines pnp-Transistors t1, dessen Ba-
sis mit der Anode einer Diode d2 und dessen Kollektor
mit der Anode einer weiteren Diode d1 verbunden ist. Die
Kathoden der beiden Dioden d1 und d2 liegen an dem Be-
zugspotential der Schaltung. Ein zweiter pnp-Transistor
30 t2 liegt mit seiner Basis und seinem Kollektor ebenfalls
an der Anode je einer Diode d3 und d4, deren Kathoden
zusammen mit dem Steuereingang S1 verbunden sind. Der
Emitteranschluß des zweiten pnp-Transistors t2 ist an
35 das Bezugspotential gelegt und außerdem über einen Wi-
derstand r mit der Basis von t2 verbunden. Die Kollekt-

ren der beiden npn-Transistoren t1 und t2 sind über eine Konstantstromquelle J2 mit dem ersten Betriebspotential U verbunden. Ein dritter pnp-Transistor t3 bildet mit seinem Kollektor den Ausgang a des Nullspannungs-
5 schalters. Außerdem ist dieser Kollektor über eine weitere Konstantstromquelle J3 an das erste Betriebspotential U gelegt. Die Basis des dritten pnp-Transistors t3 ist mit dem Kollektor des zweiten pnp-Transistors t2 verbunden, während sein Emitter an der Kathode einer
10 fünften Diode d5 liegt, deren Anode an das Bezugspotential (Masse) angeschaltet ist.

Die drei Konstantstromquellen können z. B. durch einen Transistor oder durch eine Stromspiegelschaltung gegeben
15 sein. Ebenfalls kann der Nullspannungsschalter in einer beliebigen, bekannten anderen Weise realisiert sein.

Zusammenfassend ist also im Hinblick auf die bisher beschriebene Schaltung festzustellen, daß sie bei der bevorzugten Ausführungsform gemäß Fig. 2 aus dem Nullspannungsschalter NS, den Gattern G1 bis G5, dem
20 RS-Flip-Flop FF, zwei Komparatoren K1 und K2, zwei Transistoren T1 und AT, einer Stromquelle J1 und den Widerständen R und R1 bis R5 besteht. Ergänzend ist noch
25 festzustellen, daß U eine gegen Masse negative Spannung ist, wenn der Triac Tr, wie üblich, mit negativem Gatestrom gezündet werden soll. Für die Spannungen U1 bis U3 gilt dann

30
$$U < U1 < U2 < U3 < 0 \text{ Volt.}$$

E ist der Freigabeeingang für die gesamte Triacansteuerung. A ist der Ausgang für den Triac-Zündstrom. S1 und S2 sind Steuereingänge. S1 triggert den Nullspannungsschalter NS. Mit einem Vorwiderstand RV am Steuereingang S1 (vergleiche Fig. 4 bis 6) ist die Ansprech-
35

schwelle des Nullspannungsschalters NS einstellbar. Der andere Steuereingang S2 dient zur Umschaltung der Betriebsarten und bei der Betriebsart 2 außerdem zur Einstellung der Zündimpulslänge über eine dann anzuschließende Kapazität C.

Bei der Betriebsart 1 liegt, wie aus Fig. 4 ersichtlich, der Steuereingang S1 des Nullspannungsschalters NS über einen Vorwiderstand RV an der Versorgungswechselspannung UW. Außerdem ist der genannte Vorwiderstand RV so dimensioniert, daß die Schaltschwellen des Nullspannungsschalters NS jeweils erreicht werden, kurz bevor der Haltestrom des Triacs Tr unterschritten wird. Der Steuereingang S2 liegt an Masse. Sobald der Eingang E freigegeben ist, leitet der Ausgangstransistor AT, und zwar so lange, als die Wechselspannung UW zwischen den beiden Schaltschwellen des Nullspannungsschalters NS liegt. Es fließt also ein Zündstrom, solange der Haltestrom des Triacs unterschritten ist. Der Ausgang des AND-Gatters G1 und damit der erste Eingang 1 der Digitalschaltung DS sowie die Ausgänge der beiden Komparatoren K1 und K2 liegen dabei am Pegel "H". Somit ist der Ausgang von G2 und von G5 sowie der Q-Ausgang von FF auf dem Pegel "L" und somit der Transistor AT leitend. Der in Fig. 4 bis 6 ersichtliche und zwischen dem Ausgang A der Schaltung und dem Zündeingang des Triacs Tr vorgesehene Widerstand RG dient zur Zündstromeinstellung und RL als Lastwiderstand.

Die für die zweite Betriebsart, also die Stromsynchronisierung, anzuwendende Schaltungsart ist in Fig. 5 dargestellt. Ebenfalls wie bei der Schaltungsart gemäß Fig. 4 ist ein Vorwiderstand RV am Steuereingang S1 des Nullspannungsschalters NS vorgesehen, der über in Serie mit einem zweiten Widerstand RL an die Versorgungswechsel-

09.04.81

3114433

15

- 14 - VPA 81 P 1055 DE

spannung UW gelegt ist und außerdem unmittelbar mit dem
einen Versorgungsanschluß des Triacs TR verbunden ist,
während dessen anderer Versorgungsanschluß (ebenso wie
bei den Schaltungen gemäß Fig. 4, Fig. 5 und Fig. 6) an
5 der anderen Klemme für die Versorgungswechselspannung UW
liegt. Als weiterer Unterschied gegenüber der Schaltung
gemäß Fig. 4 ist noch zu bemerken, daß der Steuerein-
gang S2 des Analogteils AS der Verbindungsschaltung DS,
AS über einen Kondensator C an das erste Betriebspoten-
10 tial U gelegt ist. Die Kapazität dieses Kondensators C
bestimmt die Länge des Zündimpulses. Dabei gilt für die
Zündimpulslänge t die Beziehung

$$t \approx C \cdot (U_1 - U)/I, \text{ bei } I \cdot R \ll (U_1 - U),$$

15

wobei I der von der Konstantstromquelle J1 gelieferte
Strom ist.

Der Anfangszustand sei nun wie folgt definiert: Der
20 Q-Ausgang des Flip-Flops FF liegt auf dem Pegel "L" und
der Kondensator C ist entladen. Dann befindet sich der
Ausgang der beiden Komparatoren K1 und K2 ebenfalls auf
dem Pegel "L". Der Vorwiderstand RV zwischen dem ersten
Steuereingang S1 und der Anschlußklemme für die steuern-
25 de Wechselspannung UW ist bei der zweiten Betriebsart so
dimensioniert, daß die Schaltschwelle des Nullspannungs-
schalters NS etwas höher liegt als die Durchlaßspannung
des Triacs Tr. Ist dann der Steuereingang E freigegeben
und geht der Triacstrom unter den Haltestromwert, so
30 daß, mit anderen Worten, die Spannung am Steuereingang
S1 des Nullspannungsschaltereingangs S1 ansteigen kann,
so wird der erste Eingang 1 des digitalen Schaltungs-
teils DS auf den Pegel "L" geschaltet und über das NOR-
Gatter G2 das Flip-Flop FF auf den Pegel "H" gesetzt.
35 Damit wird auch der Ausgang von G4 = "H" und der Aus-
gangstransistor AT leitend, so daß der Triac Tr seinen

Zündstrom erhält. Damit wird am Nullspannungsschalter NS und am Eingangsgatter G1 wieder der alte Zustand hergestellt. Außerdem wird der Ausgang des NOR-Gatters G5 = "L", d. h. der Transistor T1 sperrt. Damit kann
5 sich der Kondensator C aufladen. Nach der Zeit t wird der Ausgang des Komparators K1 auf den Pegel "H" gebracht und setzt den Q-Ausgang des Flip-Flops FF auf "L" zurück, wodurch der Ausgang des OR-Gatters G4 den Pegel "L" annimmt und der Ausgangstransistor AT gesperrt
10 wird. Der Ausgang des zweiten NOR-Gatters G5 gelangt damit wieder auf "H" und der Transistor T1 wird wieder leitend, so daß der Kondensator C entladen wird.

Will man die oben definierte dritte Betriebsart anwen-
15 den, so wird, wie aus Fig. 6 ersichtlich, der Steuereingang S1 des Nullspannungsschalters NS an Masse, also das Bezugspotential, gelegt, während die Spannung UW lediglich zur Beaufschlagung der Reihenschaltung des Widerstands RL und der Zündstrecke des Triacs Tr dient. Damit
20 der Ausgangstransistor AT dauernd leitend bleibt, sobald E freigegeben ist, werden die beiden Steuereingänge S1 und S2 geerdet, also an Masse gelegt. Es ist dann der Ausgang von G1 und damit der erste Eingang 1 des Schaltungsteils DS auf dem Pegel "H", der Ausgang der beiden
25 Komparatoren K1 und K2 auf dem Pegel "H", der Ausgang des zweiten AND-Gatters G3 und des OR-Gatters G4 ebenfalls auf "H" sowie der Ausgangstransistor AT leitend. Hingegen befindet sich der Ausgang des NOR-Gatters G2 sowie der Q-Ausgang von FF, der Ausgang des zweiten NOR-Gatters G5 auf "L" und der Transistor T1 ist gesperrt.
30

Die beiden Transistoren AT und T1 können in Abwandlung der beschriebenen und bevorzugt anzuwendenden Ausgestaltung der erfindungsgemäßen Schaltung auch als pnp-Tran-

09.04.81

3114433

17

- 13 -

VPA 81 P 1055 DE

sistoren ausgestaltet werden. Zu erwähnen ist noch, daß
(vergleiche Fig. 3) der Nullspannungsschalter NS, als
auch bei den drei Betriebsarten gemäß Fig. 4 bis Fig. 6
der eine stromführende Anschluß des Triacs Tr mit dem
5 Bezugspotential, also Masse, verbunden ist.

6 Figuren

10 Patentansprüche

31 14433
H03 K 17/725
9. April 1981
11. November 1982

1/2



FIG 3

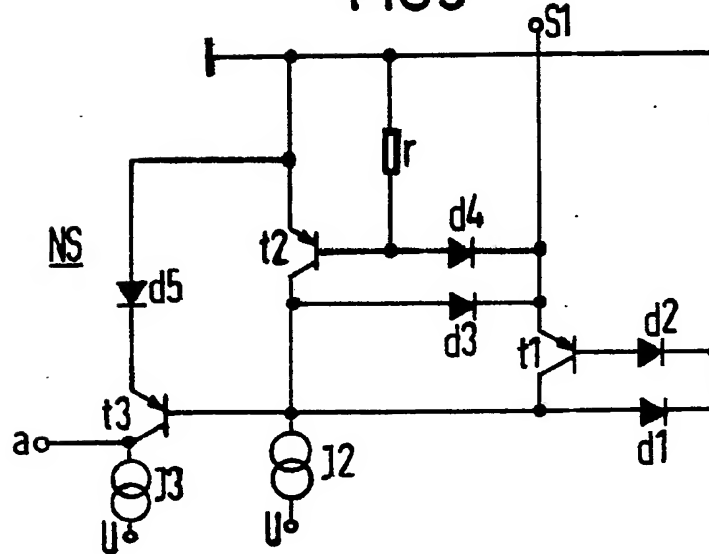


FIG 4

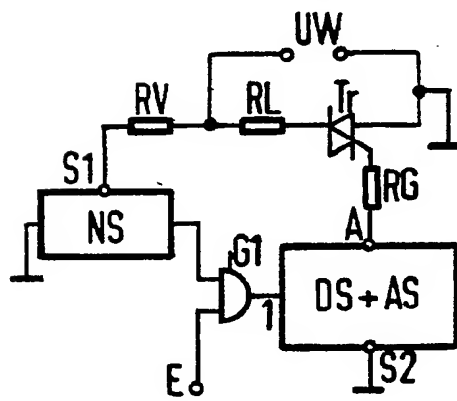


FIG 5

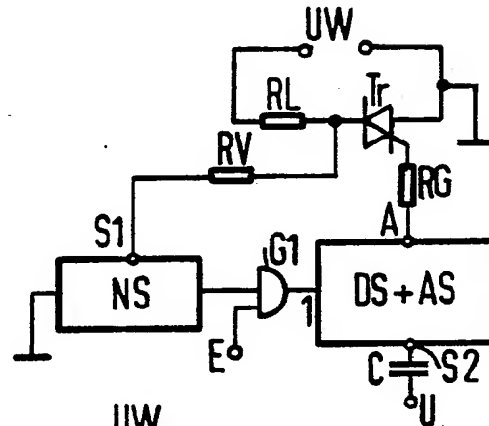


FIG 6

